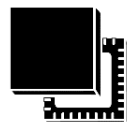


基于 32 位 ARM® Cortex-M4F 的 MCU，内置 16 通道 PWM、23 通道 14 位 ADC 和 3 路带比较器的可编程增益放大器

功能

- 32 位 ARM® Cortex-M4F 内核
 - 单精度浮点运算单元 (FPU)
 - 最高 240MHz 主频
- 片内存储
 - 512 KB QSPI Flash (ECC 默认开启)，支持就地执行 (16KB 读缓存)
 - 1 个 256 字节 OTP Flash
 - 多达 256 KB RAM (ECC 保护)
- 时钟、复位和供电管理
 - 3.3V 单电源供电
 - 上电复位和过压欠压检测
 - 支持 4~32MHz 外部晶振接入
 - 内置 32MHz 出厂校准的振荡器
 - 内置 32MHz 安全备用振荡器
 - 内置锁相环时钟 (PLL)
- 3 个 14 位模数转换器 (23 个外部通道)
 - 140 ns 转换时间
 - 转换范围: 0 ~ 3.339V
 - 差分采样
 - 开路短路检测
 - 支持多路同时采样
- 1 个温度传感器
- 3 个可编程增益放大器 (PGA)
 - 可编程增益范围
 - 单端模式: 1/2/4/8/12/16/24/32
 - 差分模式: 2/4/8/16/24/32/48/64
 - 建立时间典型值 600 ns
- 16 个模拟比较器 (COMP)
 - 输出自带数字滤波器
 - 5 个 10 位数模转换 (DAC) 参考源
 - 1 个 12 位 DAC 参考源
 - 可用于过压保护或相位比较
- 8 个脉宽调制模块 (PWM)
 - 16 路可灵活配置的波形输出
 - 多种可触发 ADC 转换的事件
- 2 个增强型正交编码脉冲模块 (EQEP)
 - 32 位计数器
 - 支持正交计数、双向计数、单向计数和顺逆时针 (CW/CCW) 计数
 - 支持基于事件的计数值锁存和复位
- 8 个增强型捕获模块 (ECAP)
 - 捕获输入引脚可选 (所有 GPIO 通道)
 - 4 个 32 位捕获寄存器
 - 支持用于辅助 PWM 功能
- 1 个 24 位系统滴答定时器
- 2 个 32 位看门狗定时器
- 6 个 32 位通用定时器
- 2 个 DMA 控制器，多达 16 个通道
- 48 个 GPIO 引脚
 - 独立的上下拉电阻、输出驱动力、输入滤波配置
- 通信接口
 - 4 个 UART/LIN，3 个 SPI，3 个 I2C，2 个 CAN/FDCAN
- 调试接口
 - 支持 SWD (默认) 和 JTAG
- 安全模块
 - 1 个 CRC，1 个 AES，64 位唯一识别号
- 工作温度
 - 结温: -40 ~ +125 °C
 - 环温: -40 ~ +105 °C



QFN56 (6x6x0.85mm, 0.35mm 引脚间距)

表 1-1: SPC1185 器件特性和外设数量

栏目	SPC1185ZAPI56
CPU 最高频率	240MHz
Flash 主分区 (QSPI 接口)	512KB (默认开启 ECC)
Flash 缓存	16KB
Flash OTP	256 字节
RAM 总容量	256KB
RAM 分区 0	128KB, 最高速度 240MHz
RAM 分区 1	128KB, 最高速度 120MHz
GPIOs	48
模拟输入通道数	23 路
14 位 ADC	3
PGA	3
模拟比较器	16
10 位 DAC	5
12 位 DAC	1
DAC 输出缓冲器	2
PWM 输出通道数	8 16 路
ECAP	8
EQEP	2
通用定时器	6
看门狗定时器	2
DMA 通道	16
UART/LIN	4
QSPI	1 (用于内部 Flash 通信)
SPI	3
I2C	3
CAN/FDCAN	2
CRC	1
AES	1

目录

1	器件概述	10
2	功能描述	12
2.1	ARM® Cortex-M4F 内核.....	12
2.2	调试端口 (SWJ-DP)	12
2.3	片上 RAM.....	12
2.4	封装内 Flash	12
2.5	嵌套矢量中断控制器.....	12
2.6	外部中断/事件控制器	13
2.7	电源管理和复位.....	13
2.8	过压/欠压检测	13
2.9	时钟	14
2.10	启动模式	14
2.11	通用输入输出 (GPIO)	14
2.12	直接存储器访问控制器 (DMAC)	14
2.13	通用定时器	15
2.14	看门狗定时器	15
2.15	系统滴答定时器.....	15
2.16	通用异步收发器 (UART)	15
2.17	串行外设接口 (SPI)	16
2.18	四线串行外设接口 (QSPI)	16
2.19	内部集成电路总线 (I2C)	16
2.20	控制器局域网 (CAN)	17
2.21	模数转换器 (ADC)	17
2.22	可编程增益放大器 (PGA)	18
2.23	温度传感器	18
2.24	模拟比较器 (COMP)	18
2.25	增强型捕获模块 (ECAP)	19
2.26	脉宽调制模块 (PWM)	19
2.27	增强型正交编码脉冲模块 (EQEP)	20
2.28	循环冗余校验 (CRC)	20
2.29	高级加密标准引擎 (AES)	20
3	引脚排列和通道说明	21
3.1	QFN56 (6mm x 6mm)	21
3.2	GPIO 引脚复位后的功能和状态	27

3.3	ADC 输入通道选择.....	27
3.4	PGA 输入通道选择.....	28
3.5	比较器输入通道选择.....	28
3.6	同步信号输出监测通道选择.....	30
3.7	比较器输出监测通道选择.....	30
4	存储空间地址映射.....	31
5	电气特性.....	32
5.1	绝对最大额定值.....	32
5.2	推荐工作条件	32
5.3	I/O 电气特性	33
5.4	电源功耗	33
5.5	内部 1.2V 稳压器特性	34
5.6	过压欠压检测器 (BOD) 特性	34
5.7	内部振荡器 (RCO) 特性.....	34
5.8	锁相环时钟 (PLL) 特性	35
5.9	晶振时钟 (XO) 特性.....	35
5.10	14 位模数转换器特性.....	35
5.11	可编程增益放大器特性.....	36
5.12	模拟比较器特性.....	37
5.13	数模转换器特性.....	37
5.14	数模转换器缓冲器特性.....	37
5.15	SPI 接口时序特性.....	38
5.16	电气敏感性特性.....	40
5.17	湿度敏感性特性.....	40
5.18	热阻特性	40
6	封装信息.....	41
6.1	QFN56 (6mm x 6mm)	41
7	订购信息.....	43
7.1	订购编码规则	43

图片列表

图 1-1: SPC1185 系统框图	10
图 1-2: SPC1185 时钟树	11
图 3-1: SPC1185ZAPI56 引脚排列	21
图 4-1: SPC1185 存储空间地址映射	31
图 5-1: 内部 1.2V 稳压器负载调整率	34
图 5-2: SPI 主机模式接口时序图	38
图 5-3: SPI 从机模式接口时序图	39
图 6-1: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装图	41
图 6-2: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装推荐电路板元件封装	42
图 7-1: 订购编码规则	43

表格列表

表 1-1: SPC1185 器件特性和外设数量	2
表 2-1: 调试接口引脚功能	12
表 2-2: 启动模式	14
表 3-1: SPC1185ZAPI56 引脚定义	22
表 3-2: GPIO 引脚复位后的功能和状态 (SPC1185Z)	27
表 3-3: ADC 输入选择	27
表 3-4: PGA 输入选择	28
表 3-5: 比较器 COMP0H/COMP0L 输入通道选择	28
表 3-6: 比较器 COMP1H/COMP1L 输入通道选择	28
表 3-7: 比较器 COMP2H/COMP2L 输入通道选择	28
表 3-8: 比较器 COMP3H/COMP3L 输入通道选择	28
表 3-9: 比较器 COMP4H/COMP4L 输入通道选择	29
表 3-10: 比较器 COMP5H/COMP5L 输入通道选择	29
表 3-11: 比较器 COMP6H/COMP6L 输入通道选择	29
表 3-12: 比较器 COMP7H/COMP7L 输入通道选择	29
表 3-13: SYNC_MONx 信号源	30
表 3-14: COMP_MONx 信号源 (x = 0/2/4/6)	30
表 5-1: 绝对最大额定值 ^{[1][2]}	32
表 5-2: 推荐工作条件	32
表 5-3: I/O 电气特性	33
表 5-4: 电流消耗 (V _{DVDD} =3.3V) ^[1]	33
表 5-5: 内部 1.2V 稳压器特性	34
表 5-6: BOD 特性	34
表 5-7: RCO 特性	34
表 5-8: PLL 特性	35
表 5-9: 晶振时钟特性	35
表 5-10: 模数转换器特性	35
表 5-11: 可编程增益放大器特性	36
表 5-12: 模拟比较器特性	37
表 5-13: 10 位数模转换器特性	37
表 5-14: 12 位数模转换器特性	37
表 5-15: 数模转换器缓冲器特性	37
表 5-16: SPI 主机模式接口时序特性 (V _{DVDD} =3.3V) ^[1]	38
表 5-17: SPI 从机模式接口时序特性 (V _{DVDD} =3.3V) ^[1]	39
表 5-18: ESD 绝对最大值	40
表 5-19: 电气敏感性	40
表 5-20: 湿度敏感性特性	40
表 5-21: 热阻特性 (QFN56, 6mm x 6mm 封装)	40
表 6-1: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装机械数据	41
表 7-1: 订购信息	43

修订历史

版本	日期	作者	状态	变更
A/0	2023-03-08	X.Yu	Outdated	1. 首次发布。
A/1	2023-05-12	X.Yu	Outdated	<ol style="list-style-type: none"> 修正章节 1 中时钟树框图的错误，删除 WDT 时钟路径上的 Clock Gate； 修正章节 2.21 关于控制通道数目的错误，应当为 8 个； 修正章节 2.24 的错误，DAC 缓冲器 0 应当输出到 GPIO12，DAC 缓冲器 1 应当输出到 GPIO13； 章节 2.24 中增加对 DAC 输出电压的描述； 章节 3 中增加 ADC 和 PGA 输入通道说明、同步输出监测和比较器输出监测通道说明； 修正章节 4 中存储空间地址映射的遗漏，补充了 PINMUX； 更新章节 5.4 中的电流值； 更新章节 5.13 中 12 位 DAC 的 INL 特性为$\pm 2\text{LSB}$，10 位 DAC 的 E_{offset} 特性为$\pm 6\text{mV}$； 章节 0 中增加 SPI 接口时序特性； 章节 3、章节 6 和章节 7 中增加 QFN56 封装。
A/2	2023-06-07	X.Yu	Outdated	<ol style="list-style-type: none"> 更新章节 0，增加工程样品和正式产品 PGA 输入通道选择的对比； 增加章节 3.5，增加工程样品和正式产品比较器输入通道选择的对比。
A/3	2023-07-03	X.Yu	Outdated	<ol style="list-style-type: none"> 更新图 1-1，显性画出两个 DMAC； 章节 2.3 中补充说明通过 DMA 访问 RAM0 的地址范围； 章节 2.7 中更新笔误，电源升压速率最大为 15KV/s； 章节 2.10 中增加表格详述不同条件下复位后的启动模式，并说明工程样品和正式产品的差别； 章节 2.22 和章节 5.11 区分说明差分电机模式和差分传感模式以及对应的 MODE 寄存器控制； 更改章节 3.5 中 COMP6H/L 和 COMP7H/L 输入通道 DAC0~DAC3 的笔误； 章节 5.10 中更新 ADC 的偏移误差、增益误差和最大工作电流； 章节 5.11 中更新 PGA 在典型应用下的 SNR、THD、ENOB、SFDR 性能。
A/4	2023-08-16	X.Yu	Outdated	<ol style="list-style-type: none"> 章节 2.4 中 FLASH 相关函数更新为由 SDK 提供； 章节 3.1 和章节 3.2 增加对 XRSTn 和 TRSTn 引脚上下拉的描述。
A/5	2023-12-05	X.Yu	Outdated	<ol style="list-style-type: none"> 更新表 1-1，修改 SPC1185API56 的 GPIO 数目为 48 个，修改 SPC1185API52 的 GPIO 数目为 44 个

版本	日期	作者	状态	变更
				<ol style="list-style-type: none"> 更新图 1-1 中的错误，DAC 总数目应当为 6 个； 更新章节 3.1 中 QFN56 封装的引脚排列，去掉 GPIO15，增加了一个 VCAP12 引脚，并更改对应的电容放置方案； 更新章节 3.2 中 QFN52 封装的引脚排列，去掉 GPIO15，增加了一个 VCAP12 引脚，并更改对应的电容放置方案； 删除章节 3.2 中的 GPIO15； 删除章节 3.3 中的 ANA_IN15； 删除章节 0、章节 3.5 中的工程样品信息和 ANA_IN15； 更新章节 5.4 中的电流值； 说明章节 5.15 中的接口时序特性按照 15pF 引脚电容的条件由设计保证； 更新章节 5.16 中的电气敏感特性数值。
C/0	2024-12-06	J.Zhou	Outdated	<ol style="list-style-type: none"> 更新表 7-1，增加产品信息。 增加对 DAC 产生波形的性能说明。 更新产品封装热阻特性。 修改 UART 模块的适配标准。
C/1	2025-09-16	J.Zhou	Outdated	<ol style="list-style-type: none"> 增加 QFN56（6×6mm）封装引脚信息。 修改表 5-6。 修改表 5-16 和表 5-17。
C/2	2025-12-01	J.Zhou	Outdated	<ol style="list-style-type: none"> 删除 QFN56（8×8mm）及 QFN52 封装。 说明开启/关闭 ECC 不影响 Flash 总容量大小。 修改图 4-1。
C/3	2025-12-05	J.Zhou	Released	<ol style="list-style-type: none"> 增加 EQEP 模块。

术语或缩写

术语或缩写	描述
MCU	Microcontroller Unit (微控制器单元)
LDO	Low Dropout Regulator (低压差稳压器)
ECC	Error Correction Code (纠错码)
DMAC	Direct Memory Access Controller (直接存储器访问控制器)

1 器件概述

SPC1185 是一颗高性能、高集成度的片上系统（SoC）微控制器。如图 1-1 所示，SPC1185 内置了 32 位高性能 ARM® Cortex-M4F 内核，支持最高 240MHz 的时钟频率，提供 512KB 的 QSPI Flash 存储（支持就地执行，并提供 16KB 读缓存）和 256KB 的 RAM，包含丰富的 I/O 和外设资源。

SPC1185 包含 2 个直接存储器访问控制器（DMAC），一共提供 16 个数据通道，用于释放 CPU 资源，实现存储器之间、存储器和外设之间、以及外设之间的数据快速搬移。

SPC1185 内置了 3 个 14 位 ADC、3 个可编程增益放大器、8 个增强型 PWM 模块、2 个 EQEP 模块、8 个增强型捕获模块、6 个通用 32 位定时器，还提供了 UART/LIN、I2C、SPI、CAN/FDCAN 等通讯接口，是电机控制应用的理想平台。

SPC1185 支持 $3.3V \pm 10\%$ 单电源供电，支持 $-40 \sim +125 \text{ } ^\circ\text{C}$ 的工作结温，封装为 56-pin QFN。

图 1-2 为 SPC1185 的时钟树，并标注了各个外设功能时钟的最高频率。

图 1-1: SPC1185 系统框图

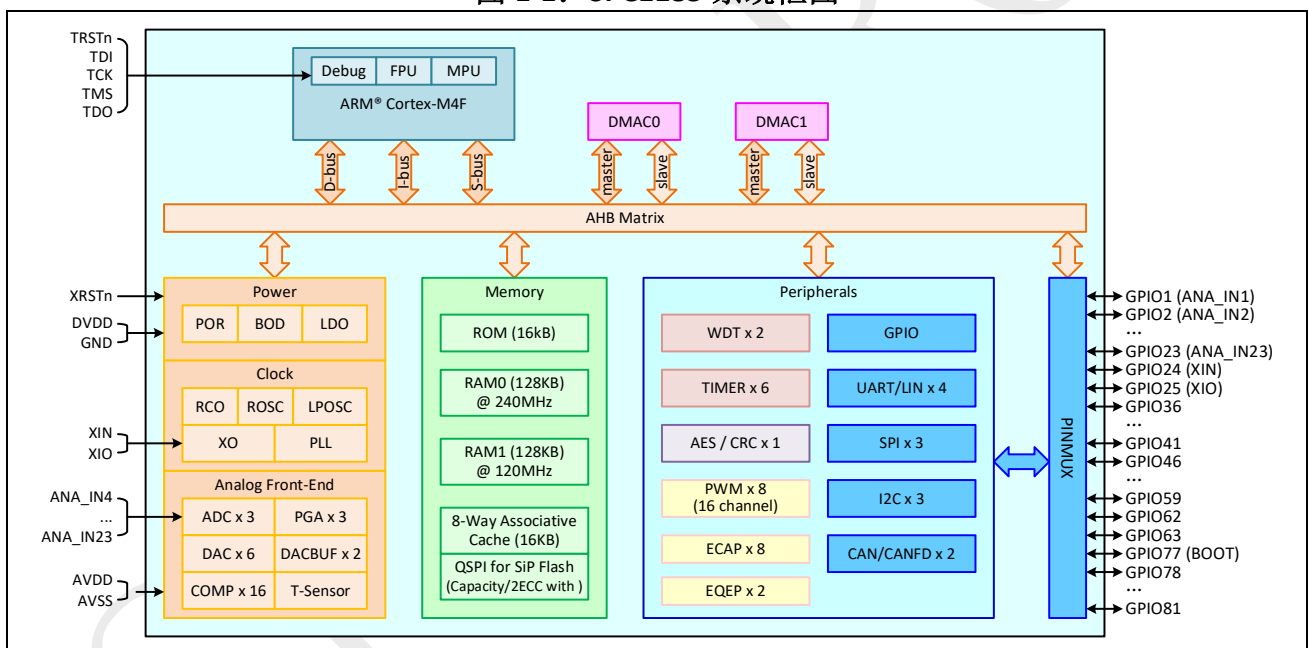
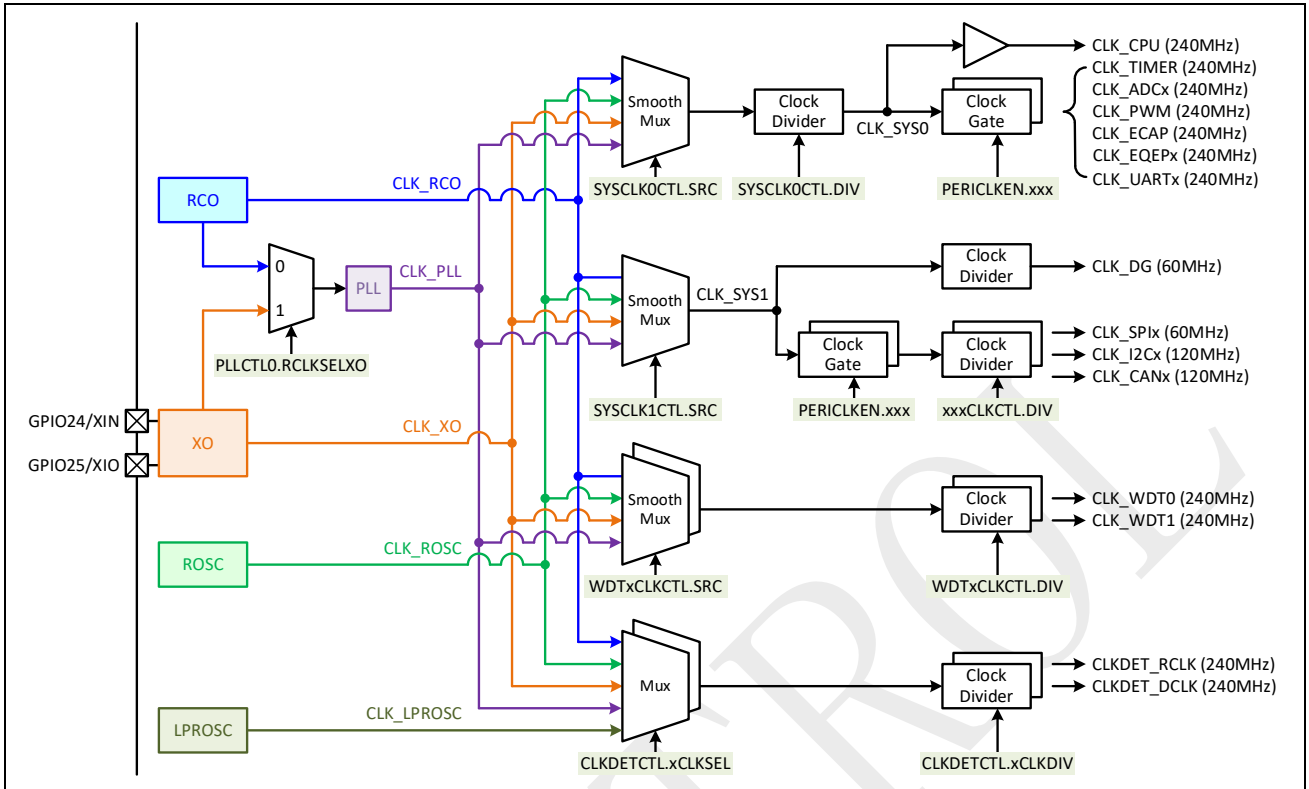


图 1-2: SPC1185 时钟树



2 功能描述

2.1 ARM® Cortex-M4F 内核

SPC1185 集成了 1 颗全功能的 ARM® Cortex-M4F 内核，支持单精度浮点处理单元（FPU）和存储保护单元（MPU），最高主频 240MHz，兼容所有的 ARM® 工具和软件。

2.2 调试端口（SWJ-DP）

内置的 ARM® SWJ-DP 接口由 JTAG 和 SW 串行线调试端口组合而成。按照表 2-1 连接到外部 I/O 口。默认为使能 SWV 输出的 SWD 模式。

表 2-1: 调试接口引脚功能

引脚	SWD 模式（使能 SWV）	SWD 模式（禁用 SWV）	JTAG 模式
GPIO78	用户软件配置的功能	用户软件配置的功能	TDI
GPIO79	SWV ^[1]	用户软件配置的功能	TDO
GPIO80	SWD	SWD	TMS
GPIO81	SWCK	SWCK	TCK

[1] 通过 ARM® Cortex-M4F 位于地址 0xE000EDFC 的寄存器（CoreDebug->DEMCR）的第 24 位来配置 GPIO79 的用途：1—SWV 输出；0—由用户软件配置的功能。

2.3 片上 RAM

SPC1185 提供多达 256KB 的片上 RAM 用于存储代码和数据，分为如下两个分区：

- RAM0
 - 容量 128KB，通过地址 0x1FFA0000 到 0x1FFBFFFF 或 0x20000000 到 0x2001FFFF 访问
 - DMA 仅能通过地址 0x1FFA0000 到 0x1FFBFFFF 访问 RAM0
 - 支持以最高 240MHz 速率零等待的读写操作
- RAM1
 - 容量 128KB，通过地址 0x1FFC0000 到 0x1FFDFFFF 访问
 - 支持以最高 120MHz 速率零等待的读写操作（等效于 240MHz 下 1 个等待周期）

所有 RAM 支持 ECC 保护（容量已包含 ECC 开销），ECC 错误可配置为触发中断或者复位。

2.4 封装内 Flash

SPC1185 封装了 512 KB 主分区容量的 Flash 用于代码和数据的存放，通过 QSPI 协议访问，支持就地执行，并提供了 16KB 的读缓存以提高读取速度。此外，芯片默认开启 ECC 功能，用户可按实际需求选择保持开启或关闭，此操作不影响 Flash 总容量大小。ECC 错误可配置为触发中断或者复位。

SPC1185 的 SDK 提供了函数库，方便用户对 Flash 进行读取、擦除和编程等操作。

2.5 嵌套矢量中断控制器

SPC1185 内置有嵌套矢量中断控制器，可处理多达 107 个可屏蔽中断通道（不包含 Cortex-M4F 自带的 16 个中断），支持 16 个可编程的优先级，从而具备如下特性：

- 紧耦合的 NVIC 使得中断响应更快；
- 直接向内核传递中断入口向量地址；

- 支持先处理晚到但优先级更高的中断；
- 支持中断咬尾功能；
- 自动保存处理器状态；
- 退出中断时自动恢复现场，无需指令开销。

2.6 外部中断/事件控制器

SPC1185 提供了灵活的外部引脚中断或事件触发机制。任意 GPIO 引脚均可以被配置为外部中断或事件触发源，一共提供 6 个可屏蔽中断信号。

- 1 号中断：GPIO4~GPIO25 任意引脚上检测到有效电平；
- 2 号中断：GPIO36~GPIO63 任意引脚上检测到有效电平；
- 3 号中断：GPIO77~GPIO81 任意引脚上检测到有效电平；
- 4 号中断：GPIO4~GPIO25 任意引脚上检测到有效边沿；
- 5 号中断：GPIO36~GPIO63 任意引脚上检测到有效边沿；
- 6 号中断：GPIO77~GPIO81 任意引脚上检测到有效边沿。

此外，还可以任意选择某 GPIO 引脚的上升沿或者下降沿用于触发不可屏蔽中断（NMI）。

2.7 电源管理和复位

SPC1185 支持 3.3V 单电源为 I/O 引脚、片内电源系统和模拟电路供电，并要求电源升压速率不超过 1.5×10^4 V/s。

内置 1.2V 稳压器（LDO）为数字逻辑和部分模拟电路供电。

内置上电复位（POR）电路确保了上电时序要求。另外，XRSTn 引脚也可以用于复位数字逻辑（要求保持 XRSTn 为低约 500us）甚至整个电源系统（要求保持 XRSTn 为低约 8.2s）。

SPC1185 支持如下两种低功耗模式：

- 停机模式
 - 主时钟以及所有外设的时钟均关闭，仅低频 128kHz 时钟处理唤醒请求；
 - 寄存器和 RAM 均维持其内容；
 - 可以超时自动唤醒或由 I/O 引脚唤醒（引脚和有效电平可配）；
 - 唤醒后软件可以从进入停机模式的位置继续执行。
- 睡眠模式
 - 关闭片内电源、时钟和所有外设，所有引脚处于输入高阻状态；
 - 可以配置为 GPIO10 或 GPIO11 的高电平或低电平唤醒；
 - 唤醒后启动过程与上电冷启动相同。

2.8 过压/欠压检测

SPC1185 内置过压/欠压检测，用于监视 3.3V 和 1.2V 电源域。当电压高于预设的上限阈值时产生过压事件，当电压低于预设的下限阈值时产生欠压事件。用户可以配置将这些事件用于触发不可屏蔽中断（NMI）或者复位。

2.9 时钟

SPC1185 上电后，默认以出厂校准的 32MHz 内部振荡器作为时钟。用户可以通过软件切换为晶体振荡器时钟或者锁相环（PLL）时钟。内置的 PLL 可以选择晶体振荡器时钟或者 32MHz 内部振荡器作为输入参考，产生 25~240MHz 的时钟信号。

如图 1-2 所示，可以通过时钟源选择、使能控制和分频控制，实现灵活的时钟树。

2.10 启动模式

SPC1185 复位后，执行位于 ROM 上的引导程序，并支持如表 2-2 所示的两种启动模式。

- 当上电复位或者 XRSTn 引脚复位后^[1]，启动时检测到 GPIO77 为低，则进入 ISP 启动模式，启动加载器通过 UART 对 Flash 或者 RAM 进行重新编程。在这个过程中，GPIO62 被配置为 UART0_TXD 功能；GPIO63 被配置为 UART0_RXD 功能。
- 其余情况均进入正常启动模式，启动加载器跳转至 Flash 起始地址开始执行。

表 2-2: 启动模式

GPIO77	复位原因	启动模式
0	上电复位	ISP 模式：GPIO62 被配置为 UART0_TXD GPIO63 被配置为 UART0_RXD
0	XRSTn 复位	
0	ARM® CPU 系统复位请求 ^[1]	正常启动模式： 从 Flash 存储器开始运行程序
0	电源过压/欠压	
0	锁相环失锁/时钟检测电路报错	
0	ROM/RAM/Flash 存储器 ECC 错误	
0	看门狗定时器超时	
1	任何复位	

[1] 工程样品 ARM CPU 系统复位后检测到 GPIO77 为低会进入 ISP 模式，正式产品会进入正常启动模式。

2.11 通用输入输出（GPIO）

SPC1185 提供多达 48 个多用途的通用输入输出引脚。每个引脚可以由软件配置为输入、输出或外设复用功能，其特性如下：

- 每个 IO 引脚含有可配置的内置上拉和下拉电阻；
- 每个 IO 引脚含有可使能的输入信号数字滤波器；
- 每个 IO 引脚可被配置为外部中断或事件触发源，触发方式可配置为有效电平或边沿；
- GPIO4~GPIO25 为纯 3.3V I/O 引脚，GPIO36~GPIO81 支持 3.3V 输出和最高 5V 输入。

2.12 直接存储器访问控制器（DMAC）

SPC1185 包含 2 个 DMA 控制器，多达 16 个通道，用来管理来自外设的存储器访问请求，其特性如下：

- 16 个独立配置的通道，每个通道支持 16 x 32 位的 FIFO；
- 支持存储器之间、外设之间以及存储器与外设之间的传输；
- 源地址和目的地址可配置为递增、递减或者固定不变；
- 支持大小可配置的单区块传输，最大 4095 个字（32 位）；

- 27 个可选的硬件握手接口。

2.13 通用定时器

SPC1185 提供 6 个通用定时器，其特性如下：

- 模块时钟使能控制独立可配，最高时钟频率同 CPU；
- 32 位的自动重载递减计数器；
- 计数器减至零时，可以配置为产生中断、ADCSOC 事件或者 PWMSYNC 事件；
- 支持 4 种工作模式
 - 通用定时模式：周期性递减计数；
 - 门控定时模式：由外部引脚电平使能计数；
 - 事件计数模式：对外部引脚边沿事件递减计数；
 - 事件捕获模式：记录周期性计时过程中外部引脚边沿事件发生时对应的时戳。

2.14 看门狗定时器

SPC1185 提供 2 个看门狗定时器，其特性如下：

- 模块时钟的来源、分频和使能控制均独立可配，最高频率同 CPU；
- 32 位的自动重载递减计数器；
- 计数器减至零时，可以产生中断；
- 计数器减至零并且中断标志已置位时，产生复位；
- 在调试模式下，看门狗计数器可以被冻结或者自由运行。

2.15 系统滴答定时器

ARM® Cortex-M4F 内置 1 个系统滴答定时器，专门为操作系统使用，也可以作为标准的递减定时器使用，其特性如下：

- 24 位递减计数器；
- 自动重载功能；
- 计数归零时产生可屏蔽的系统中断。

2.16 通用异步收发器（UART）

SPC1185 提供 4 个 UART 模块，并支持 LIN，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU；
- 支持在串行数据中增加或删除标准异步通信位（开始，停止和奇偶）；
- 5 - 8 个数据位；
- 偶，奇或无奇偶检测；
- 支持 1 个、1.5 个以及 2 个停止位生成；
- 支持最高波特率为时钟频率的 1/16；
- 自动波特率检测；

- 兼容 LIN 协议标准 2.1，兼容 ISO17987 工业标准；
- 收发均支持 DMA 硬件握手。

2.17 串行外设接口 (SPI)

SPC1185 提供 3 个 SPI 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 60MHz；
- 串行时钟最高 30MHz，即最高 30 Mbps 通信速率；
- 全双工串行同步传输；
- 主机或从机操作；
- 可变长度传输帧格式选择；
- 数据流顺序可配置为高位优先或低位优先；
- 可编程时钟极性和相位；
- 收发均支持 DMA 硬件握手。

2.18 四线串行外设接口 (QSPI)

SPC1185 提供 1 个 QSPI 模块用于访问封装内 Flash，其特性如下：

- 模块采用和 CPU 相同的时钟；
- 串行接口时钟可配置为 CPU 时钟的不同分频；
- 支持标准单比特 SPI 通信、双线/四线数据通信、双线/四线地址及数据通信；
- 收发各有一个 64 字节的 FIFO；
- 可编程时钟极性和相位；
- 收发均支持 DMA 硬件握手。

2.19 内部集成电路总线 (I2C)

SPC1185 提供 3 个 I2C 模块，兼容通用 I2C 协议，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 120MHz；
- 4 种速率：标准模式(100Kbps)、快速模式(1Mbps)、高速模式(3.4Mbps)、超快速(5Mbps)；
- 主或从模式；
- 7 位或 10 位寻址模式；
- 7 位或 10 位组合格式传输；
- 支持时钟拉伸；
- 支持发送异常中止的侦测；
- 收发各有 16 字节的 FIFO，均支持 DMA 硬件握手。

2.20 控制器局域网（CAN）

SPC1185 提供 2 个 CAN 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 120MHz；
- 兼容 ISO-11898-1:2015 标准，相应的帧格式为经典 CAN 和 ISO-FDCAN；
- 兼容 BOSCH CAN2.0B 标准；
- 兼容 BOSCH FDCAN V1.0 标准，相应的帧格式为 NONISO-FDCAN；
- 支持 CAN 总线关闭恢复；
- 支持发送失败时的自动重传；
- 支持限制模式、监视模式、测试模式；
- 支持 64 个信箱，每个有独立的 ID 过滤规则；
- 支持远程帧的自动响应；
- 支持 CAN 总线错误的记录；
- 支持 32 位时间戳；
- 需要外部 CAN 收发器将其连接到物理层（CAN 总线）。

注意： SPC1185 的 CAN 模块不支持唤醒功能。用户需要选用支持唤醒功能的 CAN 收发器，并将其唤醒信号连接到 SPC1185 的 GPIO 引脚来实现 CAN 唤醒功能。

2.21 模数转换器（ADC）

SPC1185 提供 3 个 14 位高速模数转换器，可用于电流采样等电机控制场景，其特性如下：

- 14 位分辨率；
- 最小 140 ns 转换时间；
- 1 个差分采样保持电路；
- 模拟信号输入范围：0 ~ 3.339V；
- 内置 1.2V 参考电压；
- 输入可来自于 23 个外部 IO 输入、温度传感器、内部电源和可编程增益放大器输出；
- 支持外部输入开路 and 短路检测；
- 数字逻辑的时钟使能控制独立可配，最高频率同 CPU 频率；
- 8 个转换控制通道，触发源、输入信号、采样和转换时间、自动平均样本数均可独立配置，转换完成后产生独立的 EOC 事件；
- 支持转换优先级控制；
- 支持如下事件触发 SOC 采样转换请求
 - 软件触发；
 - EOC 事件触发；
 - PWM SOC 信号；

- TIMER SOC 信号;
- 外部引脚请求。
- 提供 4 个数字后处理单元:
 - 测量从 SOC 触发事件产生到实际采样转换开始的延迟;
 - 与参考值进行比较, 参考值大小和比较的极性可配;
 - 对比较结果进行上下限 (阈值可配) 卡测和过零检测, 相应的事件可配置为触发 CPU 中断或者 PWM 封锁。
- 支持 DMA 硬件握手访问转换结果。
关于模数转换器的更多特性, 请参考表 5-10。

2.22 可编程增益放大器 (PGA)

SPC1185 提供 3 个可编程增益放大器, 其特性如下:

- 输入源独立可配:
 - 来自外部通过 23 个引脚 (GPIO4~GPIO23) 的输入;
 - 来自内部温度传感器、内部数模转换器的输出;
- 可编程增益 (G_{PGA}):
 - 单端模式 (MODE = 5, 6, 7): 1、2、4、8、12、16、24、32
 - 差分传感模式 (MODE = 3): 1、2、4、8、12、16、24、32
输出共模电压等于输入共模电压
 - 差分电机模式 (MODE = 1, 2): 2、4、8、16、24、32、48、64
输出共模电压等于输入正端或负端电压
- 差分输入电压: $\pm 3.339V / G_{PGA}$;
- 建立时间: 220 ns 到 2.2 us;
- 输出可以直接连接到 14 位高速 ADC。
关于可编程增益放大器的更多特性, 请参考表 5-11。

2.23 温度传感器

SPC1185 提供 1 个温度传感器, 其特性如下:

- 产生一个随温度线性变化的电压, 内部连接到 ADC 输入端;
- 测量精度: 每个 14 位 ADC (见章节 2.21) 码值对应于 1.73°C;
- 测量准确度: $\pm 6^\circ\text{C}$;
- 测量范围: $-40 \sim 125^\circ\text{C}$ 。

2.24 模拟比较器 (COMP)

SPC1185 提供 16 个高速比较器, 每个比较器使用内部的数模转换器 (DAC) 作为参考来监视可编程增益放大器的输入或输出是否超出阈值。DAC 可用来产生静态电压作为比较器的阈值, 但不保证动态改变码值产生波形的性能。

- 轨到轨输入;
- 失调电压小于 10mV;

- 50ns 典型响应时间；
- 可编程迟滞；
- 输出带数字滤波器；
- 可用于相位比较；
- 可用于上下边界（阈值可配）比较，实现过流检测，其结果可用于触发 PWM 封锁；
- 内置 5 个 10 位 DAC 和 1 个 12 位 DAC，用于产生上下边界比较的阈值：
 - 10 位 DAC 的输出电压为： $V_{AVDD} / 1024 \times \text{Code}$
 - 12 位 DAC 的输出电压为： $V_{AVDD} / 4096 \times \text{Code}$
- 内置 2 个 DAC 缓冲器
 - DAC 缓冲器 0 可从 DAC0~DAC3 中选择一个输出到 GPIO12；
 - DAC 缓冲器 1 可从 DAC4~DAC5 中选择一个输出到 GPIO13。

关于模拟比较器的更多特性，请参考表 5-12；关于数模转换器的更多特性，请参考表 5-13 和表 5-14；关于数模转换器缓冲器的更多特性，请参考表 5-15。

2.25 增强型捕获模块（ECAP）

SPC1185 提供 8 个 ECAP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU；
- 任意 GPIO 均可被配置为捕获引脚；
- 基于 32 位定时器的计数器；
- 4 个 32 位时间标签捕获寄存器；
- 与外部事件同步的 4 级序列器；
- 4 个捕获事件均可独立选择边沿极性（上升/下降沿），均可触发中断。

2.26 脉宽调制模块（PWM）

SPC1185 提供 8 个 PWM 模块（16 通道输出），可以独立生成复杂的波形而不需要 CPU 参与，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU；
- 专用的 16 位计时器，支持周期和频率控制；
- 每个 PWM 模块产生两路输出，支持单边沿操作、双边沿对称操作或双边沿非对称操作；
- 所有事件均可触发 CPU 中断和 ADC 启动采样转换；
- 支持 PWM 之间输出波形可编程的相位控制，包括延后或提前；
- 支持独立的上升沿和下降沿延时控制的死区生成；
- 支持逐周期或单次的封锁设置，触发封锁的事件包括：
 - 5 个独立可配的来自 GPIO 引脚的信号；
 - 时钟错误；
 - CPU 进入 lockup 或者 halted 状态；
 - 经过数字比较和消隐之后的如下事件：

模拟比较器经过滤波之后输出的 PWM 封锁请求；
ADC 后处理单元输出的 PWM 封锁请求；
5 个独立可配的来自 GPIO 引脚的信号。

- 封锁事件可以在 PWM 输出端强制保持高、低或高阻抗状态逻辑电平。

2.27 增强型正交编码脉冲模块 (EQEP)

SPC1185 提供 2 个 EQEP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU；
- 支持外部 A/B/Z/S 输入滤波和极性选择；
- 支持 4 种 32 位解码计数：正交计数、双向计数、单向计数、顺逆时针 (CW/CCW) 计数；
- 灵活的位置计数值加载、复位和锁存，以用于位置测量；
- 边沿捕获和定时锁存，以用于速度或频率的测量；
- 提供看门狗定时器，用于停转的检测。

2.28 循环冗余校验 (CRC)

SPC1185 提供 1 个硬件 CRC 计算单元，用于验证数据传输或存储的完整性，其特性如下：

- 支持以 8 位或 32 位并行数据流输入；
- 支持多达 2^{32} 个字节长度的 CRC 计算；
- 支持 8 个 CRC 标准多项式。

2.29 高级加密标准引擎 (AES)

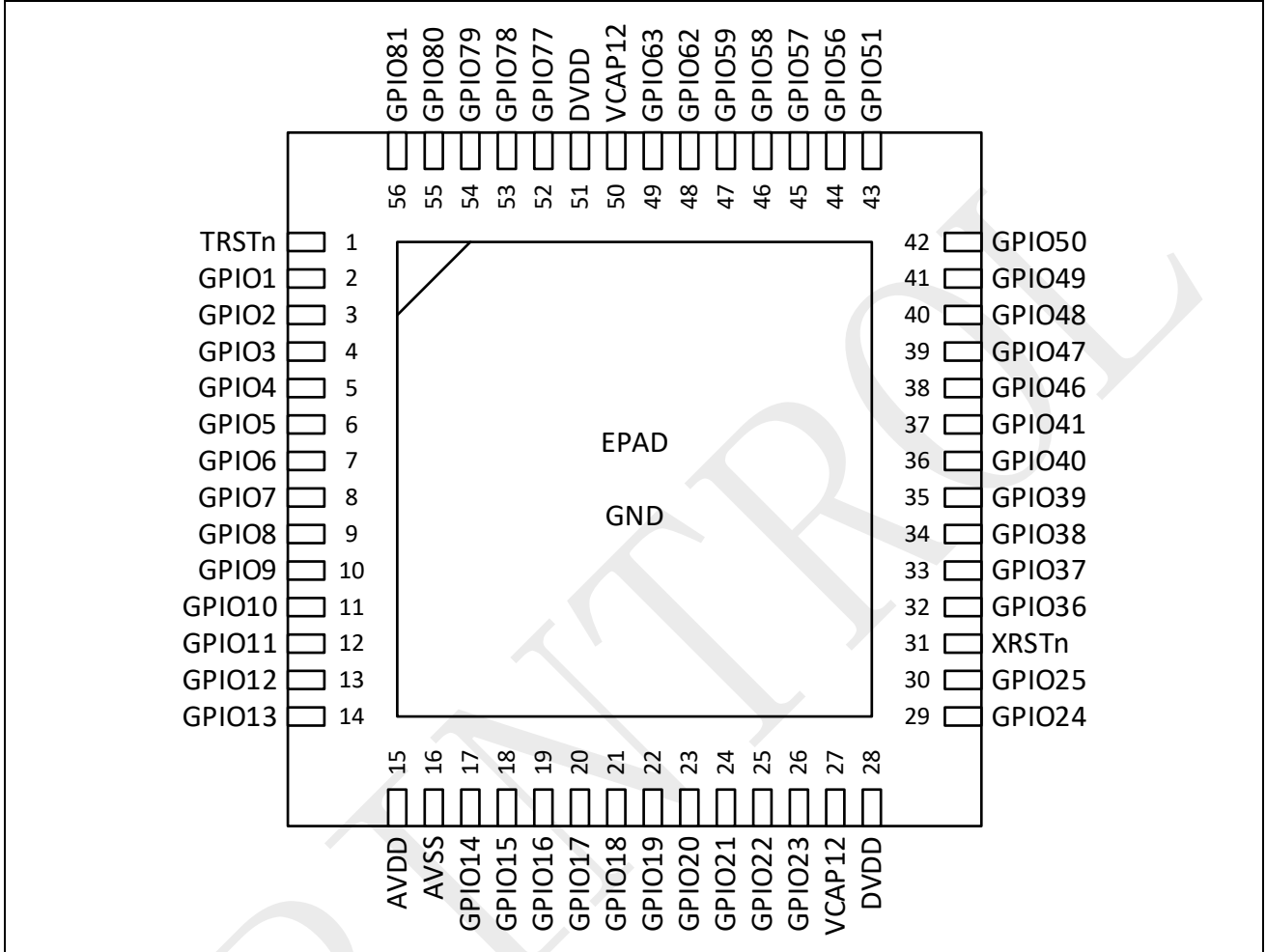
SPC1185 提供 1 个快速硬件加密和解密引擎，其特性如下：

- 支持多达 5 种块加密模式：ECB、CBC、CTR、CCM、MMO；
- 每种块加密模式都有配置的检查 and 错误的提示；
- 支持 128 位、192 位和 256 位密钥；
- 输入输出均提供 4×32 位队列。

3 引脚排列和通道说明

3.1 QFN56 (6mm x 6mm)

图 3-1: SPC1185ZAPI56 引脚排列



- [1] 上图为封装俯视图;
- [2] 2 个 VCAP12 引脚不需要在 PCB 上连到一起, 所有 DVDD 引脚和 AVDD 引脚需要在 PCB 上连到一起;
- [3] 当 TRSTn 引脚为高时, GPIO78~GPIO81 引脚功能如表 2-1 所示。

表 3-1: SPC1185ZAPI56 引脚定义

引脚	类型	信号	子类型 ^[1]	描述
1	3.3V I/O 输入耐压 5V	TRSTn	I	低电平时复位 CPU 调试逻辑，高电平时按照表 2-1 配置 GPIO78~GPIO81 引脚功能。 内部下拉到 DVSS。
2	3.3V I/O	GPIO1	I/O	通用输入/输出 1
		ANA_IN1	AI	模拟输入通道 1
3	3.3V I/O	GPIO2	I/O	通用输入/输出 2
		ANA_IN2	AI	模拟输入通道 2
4	3.3V I/O	GPIO3	I/O	通用输入/输出 3
		ANA_IN3	AI	模拟输入通道 3
5	3.3V I/O	GPIO4	I/O	通用输入/输出 4
		ANA_IN4	AI	模拟输入通道 4
6	3.3V I/O	GPIO5	I/O	通用输入/输出 5
		ANA_IN5	AI	模拟输入通道 5
7	3.3V I/O	GPIO6	I/O	通用输入/输出 6
		ANA_IN6	AI	模拟输入通道 6
8	3.3V I/O	GPIO7	I/O	通用输入/输出 7
		ANA_IN7	AI	模拟输入通道 7
9	3.3V I/O	GPIO8	I/O	通用输入/输出 8
		ANA_IN8	AI	模拟输入通道 8
10	3.3V I/O	GPIO9	I/O	通用输入/输出 9
		ANA_IN9	AI	模拟输入通道 9
		PWM_SOCA	O	PWM_SOCA 输出监测
11	3.3V I/O	GPIO10	I/O	通用输入/输出 10
		ANA_IN10	AI	模拟输入通道 10
		PWM_SOCB	O	PWM_SOCB 输出监测
12	3.3V I/O	GPIO11	I/O	通用输入/输出 11
		ANA_IN11	AI	模拟输入通道 11
		PWM_SOCC	O	PWM_SOCC 输出监测
13	3.3V I/O	GPIO12	I/O	通用输入/输出 12
		ANA_IN12	AI	模拟输入通道 12
		PWM_SOC	O	PWM_SOC 输出监测，它是 PWM_SOCA、PWM_SOCB、PWM_SOCC 的逻辑或
14	3.3V I/O	GPIO13	I/O	通用输入/输出 13
		ANA_IN13	AI	模拟输入通道 13
		CLKDET_DCLK	O	CLKDET 模块被检测时钟输出监测
15	3.3V 电源	AVDD	P	模拟电源， 放置 4.7uF 和 0.1uF 电容到 AVSS
16	地	AVSS	G	模拟地
17	3.3V I/O	GPIO14	I/O	通用输入/输出 14
		ANA_IN14	AI	模拟输入通道 14
		COMP_MONO	O	比较器输出监测 0
18	3.3V I/O	GPIO15	I/O	通用输入/输出 15
		ANA_IN15	AI	模拟输入通道 15

引脚	类型	信号	子类型 ^[1]	描述
19	3.3V I/O	GPIO16	I/O	通用输入/输出 16
		ANA_IN16	AI	模拟输入通道 16
		UART2_TXD	O	UART2 发送数据
		SPI0_MOSI	I/O	SPI0 数据主机输出/从机输入
		CAN0_TXD	O	CAN0 发送数据
		ECAP0_APWM	O	ECAP0 的 APWM 模式输出
20	3.3V I/O	GPIO17	I/O	通用输入/输出 17
		ANA_IN17	AI	模拟输入通道 17
		UART2_RXD	I	UART2 接收数据
		SPI0_MISO	I/O	SPI0 数据主机输入/从机输出
		CAN0_RXD	I	CAN0 接收数据
		ECAP1_APWM	O	ECAP1 的 APWM 模式输出
21	3.3V I/O	GPIO18	I/O	通用输入/输出 18
		ANA_IN18	AI	模拟输入通道 18
		I2C0_SDA	I/O	I2C0 数据输入/输出
		SPI0_SFRM	I/O	SPI0 片选输入/输出
		CAN1_TXD	O	CAN1 发送数据
		ECAP2_APWM	O	ECAP2 的 APWM 模式输出
22	3.3V I/O	GPIO19	I/O	通用输入/输出 19
		ANA_IN19	AI	模拟输入通道 19
		I2C0_SCL	I/O	I2C0 时钟输入/输出
		SPI0_SCLK	I/O	SPI0 时钟输入/输出
		CAN1_RXD	I	CAN1 接收数据
		ECAP3_APWM	O	ECAP3 的 APWM 模式输出
23	3.3V I/O	GPIO20	I/O	通用输入/输出 20
		ANA_IN20	AI	模拟输入通道 20
		UART3_TXD	O	UART3 发送数据
		SPI1_MOSI	I/O	SPI1 数据主机输出/从机输入
		EQEP0_A	I	EQEP0 正交信号 A 输入
		ECAP4_APWM	O	ECAP4 的 APWM 模式输出
24	3.3V I/O	GPIO21	I/O	通用输入/输出 21
		ANA_IN21	AI	模拟输入通道 21
		UART3_RXD	I	UART3 接收数据
		SPI1_MISO	I/O	SPI1 数据主机输入/从机输出
		EQEP0_B	I	EQEP0 正交信号 B 输入
		ECAP5_APWM	O	ECAP5 的 APWM 模式输出
25	3.3V I/O	GPIO22	I/O	通用输入/输出 22
		ANA_IN22	AI	模拟输入通道 22
		I2C1_SDA	I/O	I2C1 数据输入/输出
		SPI1_SFRM	I/O	SPI1 片选输入/输出
		EQEP0_Z	I	EQEP0 过零信号 Z 输入
		ECAP6_APWM	O	ECAP6 的 APWM 模式输出
26	3.3V I/O	GPIO23	I/O	通用输入/输出 23

引脚	类型	信号	子类型 ^[1]	描述
		ANA_IN23	AI	模拟输入通道 23
		I2C1_SCL	I/O	I2C1 时钟输入/输出
		SPI1_SCLK	I/O	SPI1 时钟输入/输出
		EQEP0_S	I	EQEP0 闸门信号 S 输入
		ECAP7_APWM	O	ECAP7 的 APWM 模式输出
27	1.2V 电源	VCAP12	P	1.2V 电源, 放置 2.2uF 和 0.1uF 电容到 DVSS
28	3.3V 电源	DVDD	P	数字电源, 放置 4.7uF 和 0.1uF 电容到 DVSS
29	3.3V I/O	GPIO24	I/O	通用输入/输出 24
		XIN	AI	外部晶振输入
		I2C2_SDA	I/O	I2C2 数据输入/输出
		COMP_MON2	O	比较器输出监测 2
		SYNC_MON0	O	同步信号输出监测 0
30	3.3V I/O	GPIO25	I/O	通用输入/输出 25
		XIO	AI/AO	外部晶振输入/输出
		I2C2_SCL	I/O	I2C2 时钟输入/输出
		SYNC_MON1	O	同步信号输出监测 1
31	3.3V I/O 输入耐压 5V	XRSTn	I	复位引脚, 低电平时复位芯片。 内部上拉到 DVDD
32	3.3V I/O 输入耐压 5V	GPIO36	I/O	通用输入/输出 36
		PWM0A	O	PWM0 输出 A
33	3.3V I/O 输入耐压 5V	GPIO37	I/O	通用输入/输出 37
		PWM0B	O	PWM0 输出 B
		PWM1A	O	PWM1 输出 A
34	3.3V I/O 输入耐压 5V	GPIO38	I/O	通用输入/输出 38
		PWM1A	O	PWM1 输出 A
		PWM2A	O	PWM2 输出 A
35	3.3V I/O 输入耐压 5V	GPIO39	I/O	通用输入/输出 39
		PWM1B	O	PWM1 输出 B
		PWM0B	O	PWM0 输出 B
36	3.3V I/O 输入耐压 5V	GPIO40	I/O	通用输入/输出 40
		PWM2A	O	PWM2 输出 A
		PWM1B	O	PWM1 输出 B
37	3.3V I/O 输入耐压 5V	GPIO41	I/O	通用输入/输出 41
		PWM2B	O	PWM2 输出 B
38	3.3V I/O 输入耐压 5V	GPIO46	I/O	通用输入/输出 46
		PWM3A	O	PWM3 输出 A
39	3.3V I/O 输入耐压 5V	GPIO47	I/O	通用输入/输出 47
		PWM3B	O	PWM3 输出 B
		PWM4A	O	PWM4 输出 A
40	3.3V I/O 输入耐压 5V	GPIO48	I/O	通用输入/输出 48
		PWM4A	O	PWM4 输出 A
		PWM5A	O	PWM5 输出 A
41	3.3V I/O	GPIO49	I/O	通用输入/输出 49

引脚	类型	信号	子类型 ^[1]	描述
	输入耐压 5V	PWM4B	O	PWM4 输出 B
		PWM3B	O	PWM3 输出 B
42	3.3V I/O 输入耐压 5V	GPIO50	I/O	通用输入/输出 50
		PWM5A	O	PWM5 输出 A
		PWM4B	O	PWM4 输出 B
43	3.3V I/O 输入耐压 5V	GPIO51	I/O	通用输入/输出 51
		PWM5B	O	PWM5 输出 B
44	3.3V I/O 输入耐压 5V	GPIO56	I/O	通用输入/输出 56
		PWM6A	O	PWM6 输出 A
		SPI2_MOSI	I/O	SPI2 数据主机输出/从机输入
		I2C0_SDA	I/O	I2C0 数据输入/输出
		CAN0_TXD	O	CAN0 发送数据
		EQEP1_A	I	EQEP1 正交信号 A 输入
45	3.3V I/O 输入耐压 5V	GPIO57	I/O	通用输入/输出 57
		PWM6B	O	PWM6 输出 B
		PWM7A	O	PWM7 输出 A
		SPI2_MISO	I/O	SPI2 数据主机输入/从机输出
		I2C0_SCL	I/O	I2C0 时钟输入/输出
		CAN0_RXD	I	CAN0 接收数据
		EQEP1_B	I	EQEP1 正交信号 B 输入
46	3.3V I/O 输入耐压 5V	GPIO58	I/O	通用输入/输出 58
		PWM7A	O	PWM7 输出 A
		SPI2_SFRM	I/O	SPI2 片选输入/输出
		I2C1_SDA	I/O	I2C1 数据输入/输出
		CAN1_TXD	O	CAN1 发送数据
		EQEP1_Z	I	EQEP1 过零信号 Z 输入
47	3.3V I/O 输入耐压 5V	GPIO59	I/O	通用输入/输出 59
		PWM7B	O	PWM7 输出 B
		PWM6B	O	PWM6 输出 B
		SPI2_SCLK	I/O	SPI2 时钟输入/输出
		I2C1_SCL	I/O	I2C1 时钟输入/输出
		CAN1_RXD	I	CAN1 接收数据
		EQEP1_S	I	EQEP1 闸门信号 S 输入
48	3.3V I/O 输入耐压 5V	GPIO62	I/O	通用输入/输出 62
		UART0_TXD	O	UART0 发送数据
		CAN0_TXD	O	CAN0 发送数据
		SYNC_MON2	O	同步信号输出监测 2
		I2C0_SDA	I/O	I2C0 数据输入/输出
49	3.3V I/O 输入耐压 5V	GPIO63	I/O	通用输入/输出 63
		UART0_RXD	I	UART0 接收数据
		CAN0_RXD	I	CAN0 接收数据
		SYNC_MON3	O	同步信号输出监测 3
		I2C0_SCL	I/O	I2C0 时钟输入/输出

引脚	类型	信号	子类型 ^[1]	描述
50	1.2V 电源	VCAP12	P	1.2V 电源, 放置 0.1uF 电容到 DVSS
51	3.3V 电源	DVDD	P	数字电源, 放置 0.1uF 旁路电容到 DVSS
52	3.3V I/O 输入耐压 5V	GPIO77	I/O	通用输入/输出 77
		UART1_RXD	I	UART1 接收数据
		CAN0_RXD	I	CAN0 接收数据
		SYNC_MON5	O	同步信号输出监测 5
		CAN1_RXD	I	CAN1 接收数据
		I2C1_SCL	I/O	I2C1 时钟输入/输出
53	3.3V I/O 输入耐压 5V	GPIO78	I/O	通用输入/输出 78
		UART1_TXD	O	UART1 发送数据
		CAN0_TXD	O	CAN0 发送数据
		COMP_MON4	O	比较器输出监测 4
		CAN1_TXD	O	CAN1 发送数据
		I2C1_SDA	I/O	I2C1 数据输入/输出
		EQEP0_A	I	EQEP0 正交信号 A 输入
		TRSTn 引脚为高时, 该引脚功能如表 2-1 所示		
54	3.3V I/O 输入耐压 5V	GPIO79	I/O	通用输入/输出 79
		UART1_RXD	I	UART1 接收数据
		CAN0_RXD	I	CAN0 接收数据
		CAN1_RXD	I	CAN1 接收数据
		I2C1_SCL	I/O	I2C1 时钟输入/输出
		EQEP0_B	I	EQEP0 正交信号 B 输入
		TRSTn 引脚为高时, 该引脚功能如表 2-1 所示		
55	3.3V I/O 输入耐压 5V	GPIO80	I/O	通用输入/输出 80
		PWM_SOCA	O	PWM_SOCA 输出监测
		PWM_SOCB	O	PWM_SOCB 输出监测
		COMP_MON6	O	比较器输出监测 6
		SYNC_MON4	O	同步信号输出监测 4
		EQEP0_Z	I	EQEP0 过零信号 Z 输入
		TRSTn 引脚为高时, 该引脚功能如表 2-1 所示		
56	3.3V I/O 输入耐压 5V	GPIO81	I/O	通用输入/输出 81
		PWM_SOCC	O	PWM_SOCC 输出监测
		PWM_SOC	O	PWM_SOC 输出监测, 它是 PWM_SOCA、PWM_SOCB、PWM_SOCC 的逻辑或
		SYNC_MON5	O	同步信号输出监测 5
		EQEP0_S	I	EQEP0 闸门信号 S 输入
		TRSTn 引脚为高时, 该引脚功能如表 2-1 所示		

[1] I= 数字输入, O= 数字输出, AI= 模拟输入, AO= 模拟输出, P= 电源, G= 地。

3.2 GPIO 引脚复位后的功能和状态

表 3-2: GPIO 引脚复位后的功能和状态 (SPC1185Z)

引脚名称	默认功能	默认状态	引脚名称	默认功能	默认状态
-	-	-	GPIO1	ANA_IN1	浮空
GPIO2	ANA_IN2	浮空	GPIO3	ANA_IN3	浮空
GPIO4	ANA_IN4	浮空	GPIO5	ANA_IN5	浮空
GPIO6	ANA_IN6	浮空	GPIO7	ANA_IN7	浮空
GPIO8	ANA_IN8	浮空	GPIO9	ANA_IN9	浮空
GPIO10	ANA_IN10	浮空	GPIO11	ANA_IN11	浮空
GPIO12	ANA_IN12	浮空	GPIO13	ANA_IN13	浮空
GPIO14	ANA_IN14	浮空	GPIO15	ANA_IN15	浮空
GPIO16	ANA_IN16	浮空	GPIO17	ANA_IN17	浮空
GPIO18	ANA_IN18	浮空	GPIO19	ANA_IN19	浮空
GPIO20	ANA_IN20	浮空	GPIO21	ANA_IN21	浮空
GPIO22	ANA_IN22	浮空	GPIO23	ANA_IN23	浮空
GPIO24	GPIO24	上拉	GPIO25	GPIO25	上拉
GPIO36	GPIO36	浮空	GPIO37	GPIO37	浮空
GPIO38	GPIO38	浮空	GPIO39	GPIO39	浮空
GPIO40	GPIO40	浮空	GPIO41	GPIO41	浮空
GPIO46	GPIO46	浮空	GPIO47	GPIO47	浮空
GPIO48	GPIO48	浮空	GPIO49	GPIO49	浮空
GPIO50	GPIO50	浮空	GPIO51	GPIO51	浮空
GPIO56	GPIO56	浮空	GPIO57	GPIO57	浮空
GPIO58	GPIO58	浮空	GPIO59	GPIO59	浮空
GPIO62	GPIO62	上拉	GPIO63	GPIO63	上拉
-	-	-	GPIO77	GPIO77	上拉
GPIO78	GPIO78	上拉	GPIO79	GPIO79	上拉
GPIO80	GPIO80	上拉	GPIO81	GPIO81	上拉

3.3 ADC 输入通道选择

表 3-3: ADC 输入选择

选项	ADC0		ADC1		ADC2	
	SHINSELP	SHINSELN	SHINSELP	SHINSELN	SHINSELP	SHINSELN
0	AVSS	AVSS	AVSS	AVSS	AVSS	AVSS
1	PGA0_OUTP	PGA0_OUTN	PGA1_OUTP	PGA1_OUTN	PGA2_OUTP	PGA2_OUTN
2	DAC0	DAC1	DAC2	DAC3	DAC4	DAC5
3	AVDD	VCAP12	AATEST	DACBUF0	TSENSOR_P	TSENSOR_N
4	-	ANA_IN1	ANA_IN2	ANA_IN3	ANA_IN4	ANA_IN5
5	ANA_IN6	ANA_IN7	ANA_IN8	ANA_IN9	ANA_IN10	ANA_IN11
6	ANA_IN12	ANA_IN13	ANA_IN14	ANA_IN15	ANA_IN16	ANA_IN17
7	ANA_IN18	ANA_IN19	ANA_IN20	ANA_IN21	ANA_IN22	ANA_IN23

3.4 PGA 输入通道选择

表 3-4: PGA 输入选择

选项	PGA0		PGA1		PGA2	
	INSELP	INSELN	INSELP	INSELN	INSELP	INSELN
0	DAC5	DAC5	DAC5	DAC5	DAC5	DAC5
1	ANA_IN15	DAC0	ANA_IN18	DAC2	ANA_IN14	DAC4
2	ANA_IN4	ANA_IN10	A_TEST	ANA_IN6	ANA_IN18	ANA_IN20
3	ANA_IN8	ANA_IN17	ANA_IN4	ANA_IN17	ANA_IN8	DACBUF1
4	-	ANA_IN1	ANA_IN2	ANA_IN3	ANA_IN4	ANA_IN5
5	ANA_IN6	ANA_IN7	ANA_IN8	ANA_IN9	ANA_IN10	ANA_IN11
6	ANA_IN12	ANA_IN13	ANA_IN14	ANA_IN15	ANA_IN16	ANA_IN17
7	ANA_IN18	ANA_IN19	ANA_IN20	ANA_IN21	ANA_IN22	ANA_IN23

3.5 比较器输入通道选择

表 3-5: 比较器 COMP0H/COMP0L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP0H/L 参考	COMP0H 参考	COMP0L 参考
0	PGA0_OUTN	0	PGA0_OUTP	DAC0	DAC1
1	ANA_IN4	1	ANA_IN7	DAC1	DAC0
2	ANA_IN5	2	ANA_IN8	DAC4	DAC5
3	ANA_IN6	3	ANA_IN9	DAC5	DAC4

表 3-6: 比较器 COMP1H/COMP1L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP1H/L 参考	COMP1H 参考	COMP1L 参考
0	PGA1_OUTN	0	PGA1_OUTP	DAC0	DAC1
1	ANA_IN10	1	ANA_IN13	DAC1	DAC0
2	ANA_IN11	2	ANA_IN14	DAC4	DAC5
3	ANA_IN12	3	ANA_IN15	DAC5	DAC4

表 3-7: 比较器 COMP2H/COMP2L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP2H/L 参考	COMP2H 参考	COMP2L 参考
0	PGA2_OUTN	0	PGA2_OUTP	DAC0	DAC1
1	ANA_IN16	1	ANA_IN19	DAC1	DAC0
2	ANA_IN17	2	ANA_IN20	DAC4	DAC5
3	ANA_IN18	3	ANA_IN21	DAC5	DAC4

表 3-8: 比较器 COMP3H/COMP3L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP3H/L 参考	COMP3H 参考	COMP3L 参考
0	PGA0_OUTP	0	PGA0_OUTN	DAC2	DAC3
1	ANA_IN6	1	ANA_IN5	DAC3	DAC2
2	ANA_IN8	2	ANA_IN7	DAC4	DAC5
3	ANA_IN10	3	ANA_IN9	DAC5	DAC4

表 3-9: 比较器 COMP4H/COMP4L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP4H/L 参考	COMP4H 参考	COMP4L 参考
0	PGA1_OUTP	0	PGA1_OUTN	DAC2	DAC3
1	ANA_IN12	1	ANA_IN11	DAC3	DAC2
2	ANA_IN14	2	ANA_IN13	DAC4	DAC5
3	ANA_IN16	3	ANA_IN15	DAC5	DAC4

表 3-10: 比较器 COMP5H/COMP5L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP5H/L 参考	COMP5H 参考	COMP5L 参考
0	PGA2_OUTP	0	PGA2_OUTN	DAC2	DAC3
1	ANA_IN18	1	ANA_IN17	DAC3	DAC2
2	ANA_IN20	2	ANA_IN19	DAC4	DAC5
3	ANA_IN22	3	ANA_IN21	DAC5	DAC4

表 3-11: 比较器 COMP6H/COMP6L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP6H/L 参考	COMP6H 参考	COMP6L 参考
0	ANA_IN2	0	ANA_IN3	DAC0	DAC1
1	ANA_IN8	1	ANA_IN9	DAC1	DAC0
2	ANA_IN10	2	ANA_IN11	DAC4	DAC5
3	ANA_IN12	3	ANA_IN13	DAC5	DAC4

表 3-12: 比较器 COMP7H/COMP7L 输入通道选择

INSEL	输入信号	REFSEL	PHCMPEN = 1	PHCMPEN = 0	
			COMP7H/L 参考	COMP7H 参考	COMP7L 参考
0	-	0	ANA_IN1	DAC2	DAC3
1	ANA_IN21	1	ANA_IN19	DAC3	DAC2
2	ANA_IN20	2	ANA_IN18	DAC4	DAC5
3	ANA_IN22	3	ANA_IN23	DAC5	DAC4

3.6 同步信号输出监测通道选择

表 3-13: SYNC_MONx 信号源

SYNCMONCTL.SRCx	SYNC_MONx	SYNCMONCTL.SRCx	SYNC_MONx
0	ECAP0_SYNCO ^[1]	8	EQEP0_SYNCO
1	ECAP1_SYNCO ^[1]	9	EQEP1_SYNCO
2	ECAP2_SYNCO ^[1]	10	TIMER0_SYNCO ^[1]
3	ECAP3_SYNCO ^[1]	11	TIMER1_SYNCO ^[1]
4	ECAP4_SYNCO ^[1]	12	TIMER2_SYNCO ^[1]
5	ECAP5_SYNCO ^[1]	13	TIMER3_SYNCO ^[1]
6	ECAP6_SYNCO ^[1]	14	TIMER4_SYNCO ^[1]
7	ECAP7_SYNCO ^[1]	15	PWM_SYNCO

[1] 脉冲宽度为 1 个对应的模块时钟周期，未做拓展，仅用于低频时钟下的功能调试确认。

3.7 比较器输出监测通道选择

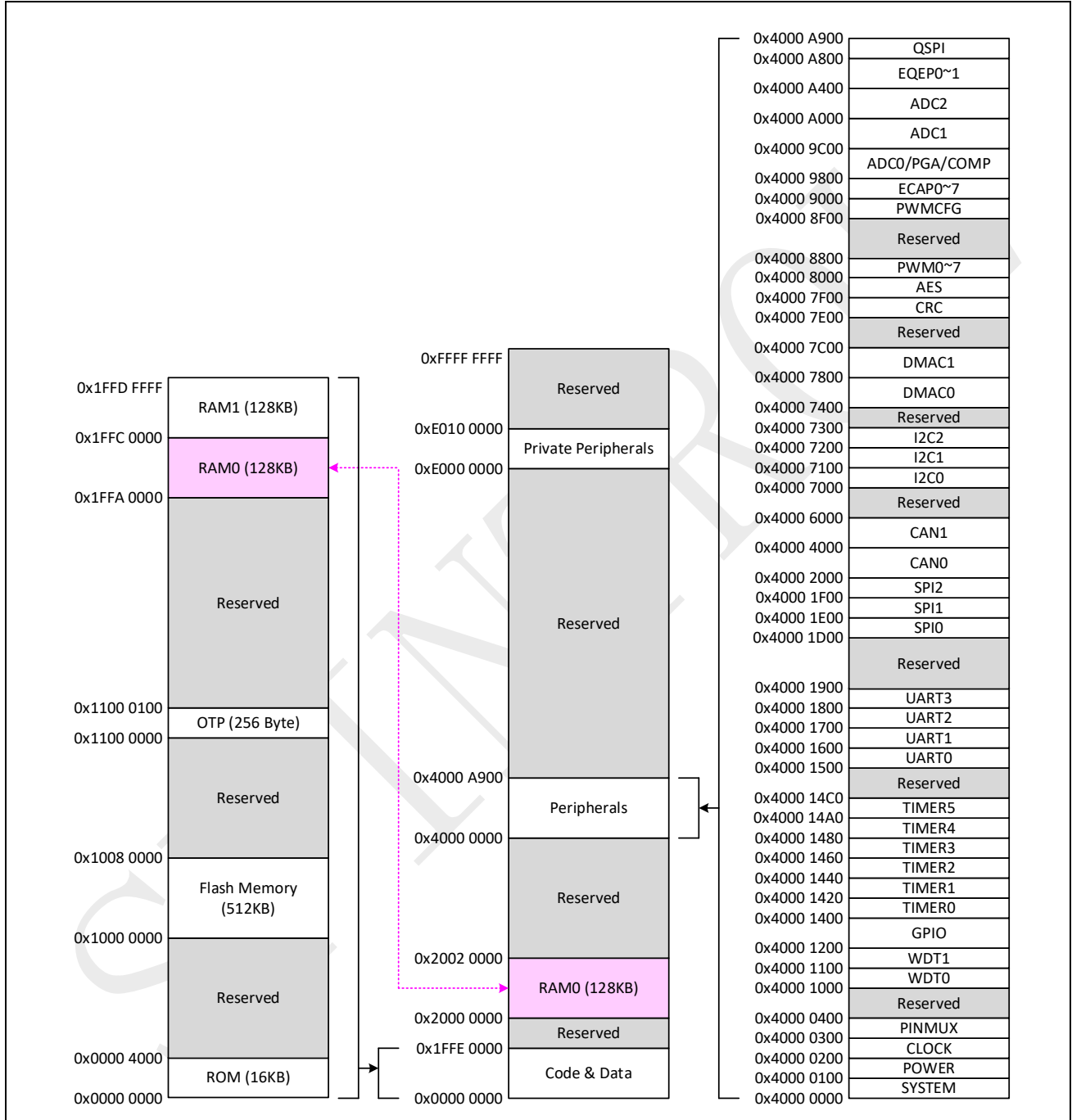
表 3-14: COMP_MONx 信号源 (x = 0/2/4/6)

COMPMONCTL.SRCx	COMP_MONx	COMPMONCTL.SRCx	COMP_MONx
0	COMP0L	8	COMP4L
1	COMP0H	9	COMP4H
2	COMP1L	10	COMP5L
3	COMP1H	11	COMP5H
4	COMP2L	12	COMP6L
5	COMP2H	13	COMP6H
6	COMP3L	14	COMP7L
7	COMP3H	15	COMP7H

4 存储空间地址映射

SPC1185 的存储空间地址映射如图 4-1 所示。

图 4-1: SPC1185 存储空间地址映射



5 电气特性

5.1 绝对最大额定值

表 5-1: 绝对最大额定值^{[1][2]}

符号	参数	最小	最大	单位
V _{DVDD}	数字供电电压, 以 V _{DVSS} 为基准	-0.3	4.6	V
V _{AVDD}	模拟供电电压, 以 V _{AVSS} 为基准	-0.3	4.6	V
V _{IN}	输入电压 (V _{DVDD} =3.3V)	-0.3	4.6	V
V _{IN(ST)}	5V 耐压引脚的输入电压 (V _{DVDD} =3.3V)	-0.3	5.5	V
V _O	输出电压	-0.3	4.6	V
I _{IC}	输入钳位电流	-20	20	mA
I _{OC}	输出钳位电流	-20	20	mA
T _J	结温 ^[3]	-40	+125	°C
T _A	环境温度 ^[3]	-40	+105	°C
T _{stg}	存储温度 ^[3]	-65	+150	°C

[1] 超出绝对最大额定值范围的工作条件可能对器件造成永久性损坏。这些数值只是最大额定值, 并不意味着器件在这些条件下功能正常。

[2] 若无另行说明, 所有电压都是 V_{DVSS} 为基准。

[3] 长期的高温存储或在最大温度条件下的使用可能会减小器件的寿命。

5.2 推荐工作条件

表 5-2: 推荐工作条件

符号	参数	条件	最小	正常	最大	单位
V _{DVDD}	数字供电电压	-	2.97	3.3	3.63	V
V _{DVSS}	数字地	-	-	0	-	V
V _{AVDD}	模拟供电电压	-	2.97	3.3	3.63	V
V _{AVSS}	模拟地	-	-	0	-	V
V _{IH}	高电平输入电压	V _{DVDD} = 3.3 V	2.0	-	V _{DVDD} +0.3	V
V _{IH(ST)}	5V 耐压引脚的高电平输入电压	V _{DVDD} = 3.3 V	2.0	-	5	V
I _{OH}	当 V _{OH} =V _{OH(MIN)} 高电平输出, 源电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
I _{OL}	当 V _{OL} =V _{OL(MAX)} 低电平输出, 灌电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
T _J	结温	-	-40	-	+125	°C
T _A	环境温度	-	-40	-	+105	°C

5.3 I/O 电气特性

表 5-3: I/O 电气特性

符号	参数	条件	最小	正常	最大	单位
V_{OH}	高电平输出电压	$I_{OH}=I_{OH(MAX)}$	$V_{DVDD}-0.4$	-	-	V
V_{OL}	低电平输出电压	$I_{OL}=I_{OL(MAX)}$	-	0	0.4	V
V_{IH}	高电平输入电压	$V_{DVDD}=3.3\text{ V}$	2.0	-	$V_{DVDD} + 0.3$	V
$V_{IH(5T)}$	5V 耐压引脚的高电平输入电压	$V_{DVDD} = 3.3\text{ V}$	2.0	-	5	V
V_{IL}	低电平输入电压	$V_{DVDD}=3.3\text{ V}$	$V_{DVSS}-0.3$	-	0.8	V
I_{OH}	当 $V_{OH}=V_{OH(MIN)}$ 高电平输出, 源电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
I_{OL}	当 $V_{OL}=V_{OL(MAX)}$ 低电平输出, 灌电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
I_{IL}	低电平输入电流 (禁用上下拉电阻)	$V_{DVDD}=3.3\text{ V}$ $V_{IN}=0\text{ V}$	-	-	10	uA
I_{IH}	高电平输入电流 (禁用上下拉电阻)	$V_{DVDD}=3.3\text{ V}$ $V_{IN}=3.3\text{ V}$	-	-	10	uA
R_{PU}	输入上拉电阻	$V_{IN}=0\text{ V}$	-	42	-	kΩ
R_{PD}	输入下拉电阻	$V_{IN}=V_{DVDD}$	-	44	-	kΩ

5.4 电源功耗

 表 5-4: 电流消耗 ($V_{DVDD}=3.3\text{ V}$) [1]

模式	结温 (T_J)					单位
	$T_J = -40\text{ °C}$	$T_J = 25\text{ °C}$	$T_J = 85\text{ °C}$	$T_J = 105\text{ °C}$	$T_J = 125\text{ °C}$	
240MHz 工作 (Flash 内运行)	155	162	171	182	206	mA
240MHz 工作 (RAM 内运行)	177	181	191	205	225	mA
32MHz 工作 (Flash 内运行)	66	76	80	92	113	mA
32MHz 工作 (RAM 内运行)	67	73	77	90	108	mA
停机模式	1.10	2.31	13.8	23.0	36.4	mA
睡眠模式	14.7	1.79	2.25	3.01	5.41	uA

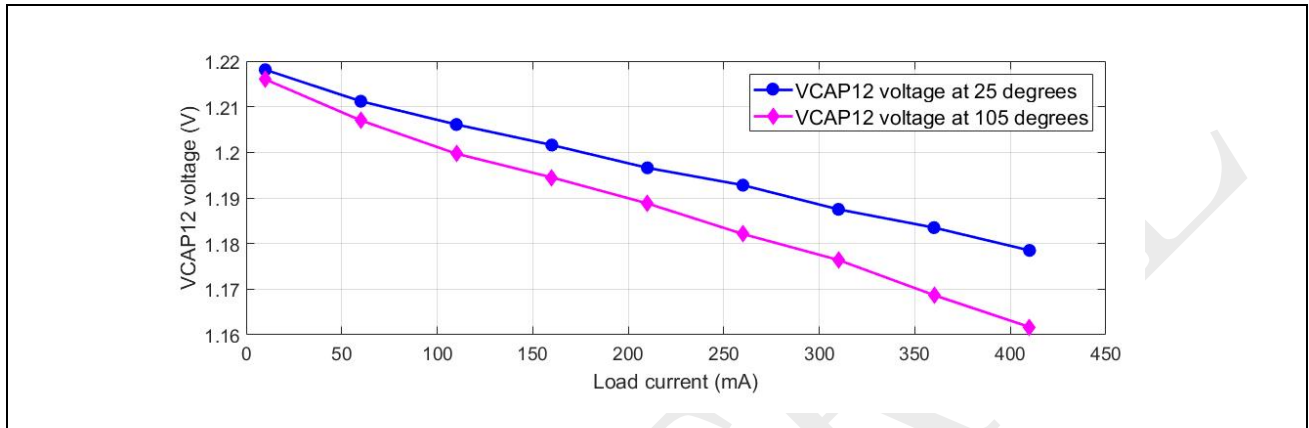
[1] 为最大工况的典型值。

5.5 内部 1.2V 稳压器特性

表 5-5: 内部 1.2V 稳压器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	–	2.97	3.3	3.63	V
V_{VCAP12}	输出电压	负载电流 100mA	1.18	1.20	1.22	V
ΔV_{CAP12}	负载调整率	$V_{VCAP12}@50mA - V_{VCAP12}@200mA$	–	–	30	mV

图 5-1: 内部 1.2V 稳压器负载调整率



5.6 过压欠压检测器 (BOD) 特性

表 5-6: BOD 特性

符号	参数	条件	最小	典型	最大	单位
$V_{th1}(VDD33OV)$	3.3V 电源过压触发阈值	–	–	4.21	–	V
$V_{th0}(VDD33OV)$	3.3V 电源过压撤销阈值	–	–	4.05	–	V
$V_{th1}(VDD33UV)$	3.3V 电源欠压触发阈值	–	–	2.56	–	V
$V_{th0}(VDD33UV)$	3.3V 电源欠压撤销阈值	–	–	2.63	–	V
$V_{th1}(VDD12OV)$	1.2V 电源过压触发阈值	–	–	1.47	–	V
$V_{th0}(VDD12OV)$	1.2V 电源过压撤销阈值	–	–	1.45	–	V
$V_{th1}(VDD12UV)$	1.2V 电源欠压触发阈值	–	–	0.94	–	V
$V_{th0}(VDD12UV)$	1.2V 电源欠压撤销阈值	–	–	0.96	–	V

5.7 内部振荡器 (RCO) 特性

表 5-7: RCO 特性

符号	参数	条件	最小	典型	最大	单位
f_{RCO}	RCO 频率	$T_J=25^\circ C$	–	32	–	MHz
$E_{RCO}^{[1]}$	RCO 频率误差(相比 32MHz)	$T_J=-40^\circ C \sim 125^\circ C$	-1	–	1	%
$t_{settle}^{[1]}$	RCO 时钟建立时间	建立到<1%误差	–	4.3	–	us

[1] 量产时不做测试, 靠设计保证。

5.8 锁相环时钟（PLL）特性

表 5-8: PLL 特性

符号	参数	条件	最小	典型	最大	单位
f_{VCO}	VCO 频率	–	400	–	600	MHz
f_{PFD}	鉴频鉴相器输入频率	–	4	–	8	MHz
t_{settle}	建立时间	–	–	–	15	us

5.9 晶振时钟（XO）特性

表 5-9: 晶振时钟特性

符号	参数	条件	最小	典型	最大	单位
f_{XO}	外部晶体频率	–	4	–	32	MHz

5.10 14 位模数转换器特性

表 5-10: 模数转换器特性

符号	参数	条件	最小	典型	最大	单位
N_R	分辨率	单调且无失码	–	14	–	bit
t_{sample}	采样时间	–	–	140	–	ns
$t_{convert}$	转换时间	–	140	–	–	ns
V_{in}	输入电压范围	–	0	–	V_{AVDD}	V
V_{ref}	参考电压	–	1.194	1.2	1.206	V
I_{on}	工作电流	$V_{AVDD} = 3.3\text{ V}$	–	12	16.5	mA
INL	积分线性误差	–	-3.0	–	3.0	LSB
DNL	微分线性误差	–	-1.0	–	1.0	LSB
E_{offset}	偏移误差 ^[1]	校准后	-8	±2	8	LSB
E_{gain}	增益误差 ^[1]	校准后	-60	±4	60	LSB
T_{coef}	基于内部参考的 ADC 温度系数	–	–	40	–	ppm/°C
t_{settle} ^[2]	启动时间	–	–	–	100	us
ENOB _{DC}	有效位数（直流输入）	–	–	12.2	–	bit
SNR	信噪比	$f_{in} = 100\text{kHz}$ $V_{in} = 0.94\text{FS}$ $N = 8192$	–	74	–	dBFS
THD	总谐波失真		–	-87	–	dBFS
ENOB	有效位数		–	12.0	–	bit
SFDR	无杂散动态范围		–	83	–	dBFS
T_{slope}	ADC 输出码值每增加 1LSB, 对应的温度值变化	–	–	1.732	–	°C/LSB
T_{offset}	温度传感器 25 °C 时 ADC 输出	–	–	176.858	–	LSB

[1] 偏移和增益可通过硬件自动校准;

[2] 量产时不做测试, 靠设计保证。

5.11 可编程增益放大器特性

表 5-11: 可编程增益放大器特性

符号	参数	条件	最小	典型	最大	单位
V_{in}	输入电压范围	-	0	-	V_{AVDD}	V
V_{out}	输出电压范围	-	0.3	-	$V_{AVDD}-0.3$	V
R_{in}	输入阻抗	-	-	10	-	M Ω
G	增益	MODE = 3 (差分传感) MODE = 5, 6, 7 (单端)	1, 2, 4, 8, 12, 16, 24, 32			-
		MODE = 1, 2 (差分电机)	2, 4, 8, 16, 24, 32, 48, 64			-
E_{gain}	增益误差	差分增益 = 2	-0.5	-	0.5	%
		差分增益 = 64	-3	-	3	%
V_{offset}	偏移	差分增益 = 64	-5	-	5	mV
T_{coef}	偏移温漂	-	-	5	-	$\mu\text{V}/^\circ\text{C}$
SR	压摆率	单端模式, 负载为 ADC 的采样电容	-	20	-	V/us
		差分模式, 负载为 ADC 的采样电容	-	40	-	V/us
GBW	单位增益带宽	单端增益 = 1	-	40	-	MHz
		单端增益 = 8	-	6.8	-	MHz
		单端增益 = 32	-	1.7	-	MHz
		差分增益 = 2	-	20	-	MHz
		差分增益 = 16	-	3.4	-	MHz
		差分增益 = 64	-	0.8	-	MHz
t_{settle}	建立时间 ^[1]	差分增益 = 2	-	170	220	ns
		差分增益 = 16	-	400	600	ns
		差分增益 = 64	-	1600	2200	ns
SNR	信噪比	差分增益 = 4	-	71.0	-	dBFS
THD	总谐波失真	$f_{in} = 10\text{kHz}$,	-	-80.0	-	dBFS
ENOB	有效位	$V_{in} = 0.94\text{FS}$,	-	11.5	-	bit
SFDR	无杂散动态范围	$N = 8192$	-	81.5	-	dBFS
SNR	信噪比	差分增益 = 64	-	58.0	-	dBFS
THD	总谐波失真	$f_{in} = 10\text{kHz}$,	-	-80.0	-	dBFS
ENOB	有效位	$V_{in} = 0.94\text{FS}$,	-	9.4	-	bit
SFDR	无杂散动态范围	$N = 8192$	-	63.0	-	dBFS
I_{on}	电流消耗	单个 PGA	-	4.16	5.20	mA

[1] 建立时间的测量是基于阶跃输入, 差分输出从-2.7V 到 2.7V ($V_{AVDD}=3.3\text{V}$), 输出建立至 98%的时间, 由设计所保证。

5.12 模拟比较器特性

表 5-12: 模拟比较器特性

符号	参数	条件	最小	典型	最大	单位
V_{in}	输入电压范围	–	0	–	V_{AVDD}	V
V_{offset}	失调电压 (迟滞电压档位 0)	$V_{AVDD} = 3.3V$, $T_J = 25^\circ C$ 1.65V 共模输入	-10	–	10	mV
V_{hyst}	迟滞电压档位 0		–	0	–	mV
	迟滞电压档位 1		–	13	–	mV
	迟滞电压档位 2		–	26	–	mV
	迟滞电压档位 3		–	42	–	mV
t_d	延迟时间 从比较器反应到 PWM 异步关断 (迟滞电压档位 0)	–	–	50	ns	

5.13 数模转换器特性

表 5-13: 10 位数模转换器特性

符号	参数	条件	最小	典型	最大	单位
N	分辨率	单调	–	10	–	bit
V_{FS}	满量程值	–	0	–	V_{AVDD}	V
DNL	微分非线性误差	–	-0.5	–	0.5	LSB
INL	积分非线性误差	–	-1	–	1	LSB
E_{offset}	偏移误差	–	-10	–	10	mV
t_{settle}	DAC 建立时间	–	–	–	1	us

表 5-14: 12 位数模转换器特性

符号	参数	条件	最小	典型	最大	单位
N	分辨率	单调	–	12	–	bit
V_{FS}	满量程值	–	0	–	V_{AVDD}	V
DNL	微分非线性误差	–	-0.5	–	0.5	LSB
INL	积分非线性误差	–	-2	–	2	LSB
E_{offset}	偏移误差	–	-5	–	5	mV
t_{settle}	DAC 建立时间	–	–	–	1	us

[1] DAC 用来产生静态电压作为比较器的阈值, 不保证动态改变码值产生波形的性能。

5.14 数模转换器缓冲器特性

表 5-15: 数模转换器缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V_{out}	输出电压范围	–	0.3	–	$V_{AVDD}-0.4$	V
t_{settle}	建立时间	–	–	–	1	us
E_{offset}	偏移误差	–	-5	–	5	mV
C_L	容性负载	–	–	–	50	pF
R_L	阻性负载	–	5	–	–	K Ω

5.15 SPI 接口时序特性

图 5-2: SPI 主机模式接口时序图

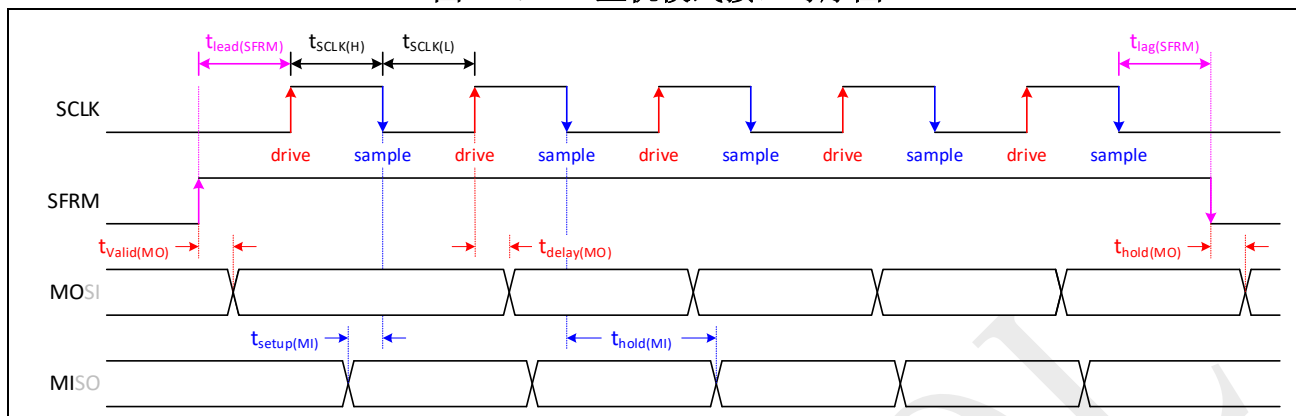


表 5-16: SPI 主机模式接口时序特性 ($V_{D V D D}=3.3 V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		-	-	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	-	-	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	-	-	ns
$t_{lead(SFRM)}$	SFRM 有效沿领先第一个 SCLK 时钟沿的时间	15pF 引脚电容	$t_{SCLK}/2 - 15$	-	$t_{SCLK}/2 - 1$	ns
$t_{lag(SFRM)}$	SFRM 无效沿滞后最后一个 SCLK 时钟沿的时间		$t_{SCLK}/2 - 0.5$	-	$t_{SCLK}/2 + 8$	ns
$t_{valid(MO)}$	SFRM 有效沿到 MOSI 翻转的延时		-5	-	3	ns
$t_{hold(MO)}$	SFRM 无效沿到 MOSI 翻转的延时		-5	-	3	ns
$t_{delay(MO)}$	SCLK 驱动沿到 MOSI 翻转的延时		0.8	-	3	ns
$t_{setup(MI)}$	MISO 到 SCLK 采样沿的建立时间		8	-	-	ns
$t_{hold(MI)}$	MISO 到 SCLK 采样沿的保持时间		-2	-	-	ns

[1] 由设计保证。

图 5-3: SPI 从机模式接口时序图

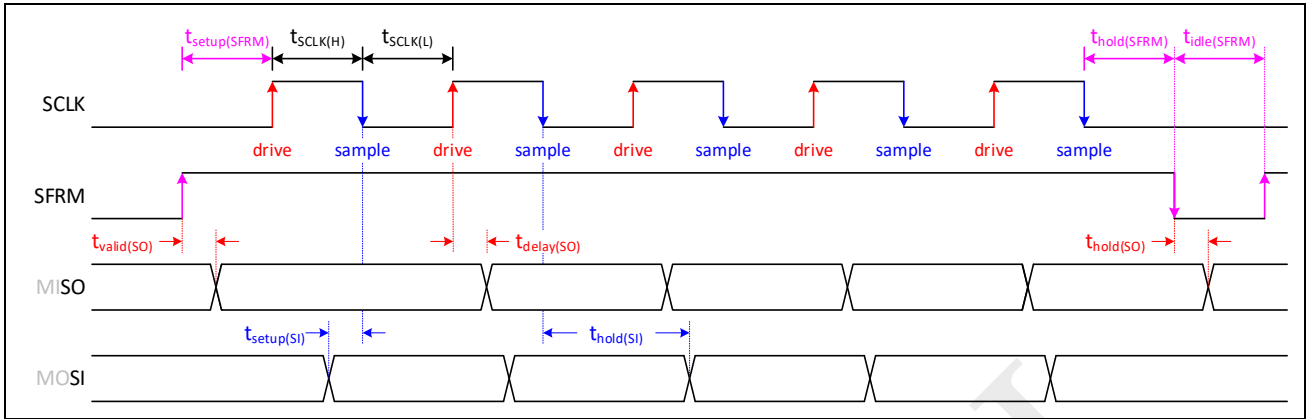


表 5-17: SPI 从机模式接口时序特性 ($V_{DD}=3.3V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		-	-	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	-	-	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	-	-	ns
$t_{idle(SFRM)}$	相邻帧间 SFRM 保持无效的时间		$4 \times t_{CLK_CPU}$	-	-	ns
$t_{setup(SFRM)}$	第一个 SCLK 时钟沿前 SFRM 有效的建立时间	15pF 引脚 电容	10	-	-	ns
$t_{hold(SFRM)}$	最后一个 SCLK 时钟沿后 SFRM 维持有效的保持时间		10	-	-	ns
$t_{valid(SO)}$	SFRM 有效沿到 MISO 翻转的延时		4	-	10	ns
$t_{hold(SO)}$	SFRM 无效沿到 MISO 翻转的延时		4	-	10	ns
$t_{delay(SO)}$	SCLK 驱动沿到 MISO 翻转的延时		4	-	11	ns
$t_{setup(SI)}$	MOSI 到 SCLK 采样沿的建立时间		1	-	-	ns
$t_{hold(SI)}$	MOSI 到 SCLK 采样沿的保持时间		2	-	-	ns

[1] 由设计保证。

5.16 电气敏感性特性

表 5-18: ESD 绝对最大值

符号	参数	条件	最大	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	环境温度 $T_A = 25\text{ °C}$	4000	V
$V_{ESD(CDM)}$	静电放电电压 (带电设备模型)	环境温度 $T_A = 25\text{ °C}$	500	V
		拐角管脚	750	V

表 5-19: 电气敏感性

符号	参数	条件	最大	单位
LU	静态门锁	环境温度 $T_A = 105\text{ °C}$, $V_{DVDD} = V_{AVDD} = 3.63\text{V}$	200	mA

5.17 湿度敏感性特性

表 5-20: 湿度敏感性特性

符号	参数	条件	最大	单位
MSL	湿度敏感性等级	-	3 级	-

5.18 热阻特性

表 5-21: 热阻特性 (QFN56, 6mm x 6mm 封装)

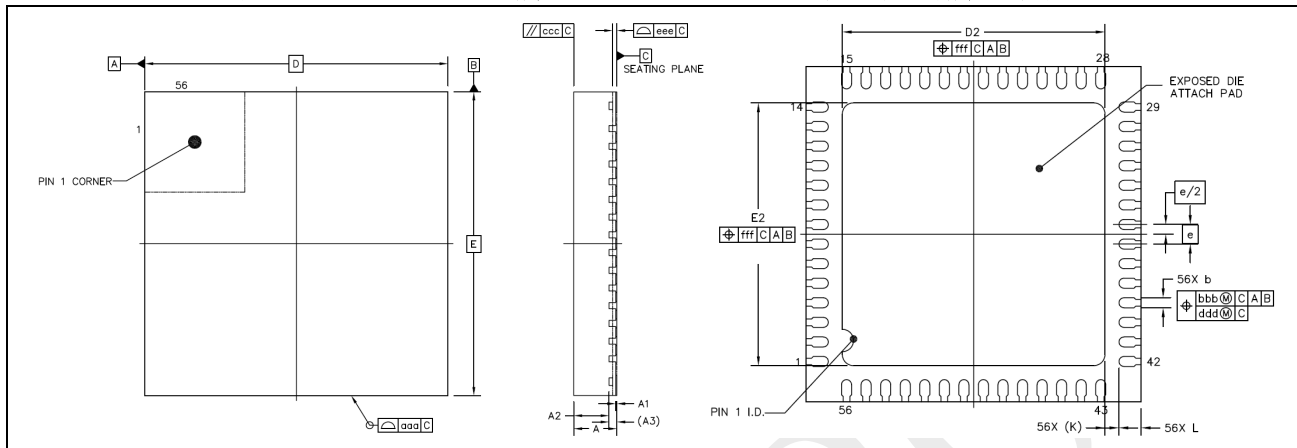
符号	参数	条件	典型值	单位
θ_{JC}	热源结到封装外壳的热阻	-	10.22	$^{\circ}\text{C}/\text{W}$
θ_{JA}	热源结到周围冷却空气的热阻	单层 PCB 板, 含铜量 20%	57.25	$^{\circ}\text{C}/\text{W}$
		四层 PCB 板, 自顶到底的各层含铜量: 20%、100%、100%、5%	33.83	$^{\circ}\text{C}/\text{W}$

[1] PCB 测试板的尺寸为 76.2mm x 114.3mm x 1.6mm。

6 封装信息

6.1 QFN56 (6mm x 6mm)

图 6-1: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装图

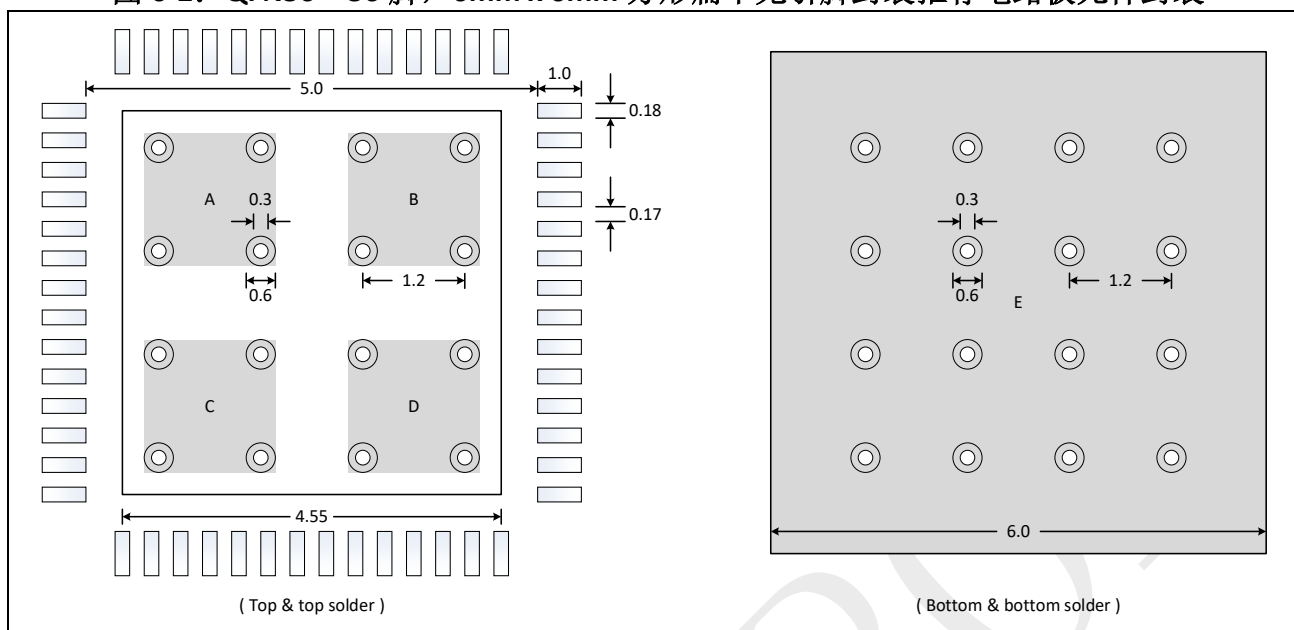


[1] 图纸未按比例绘制。

表 6-1: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装机械数据

栏目	符号	毫米		
		最小	典型	最大
总厚度	A	0.80	0.85	0.90
模体基准高度	A1	0	0.02	0.05
模体厚度	A2	-	0.7	-
引脚厚度	A3	0.152 REF		
引脚宽度	b	0.13	0.18	0.23
本体尺寸	D	6 BSC		
	E	6 BSC		
引脚间距	e	0.35 BSC		
ePad 尺寸	D2	4.6	4.7	4.8
	E2	4.6	4.7	4.8
引脚长度	L	0.3	0.4	0.5
引脚到 ePad 间距	K	0.25 REF		
封装边缘容差	aaa	0.1		
模体平整度	ccc	0.1		
共面度	eee	0.08		
引脚偏移	bbb	0.07		
	ddd	0.05		
ePad 偏移	fff	0.1		

图 6-2: QFN56 - 56 脚, 6mm x 6mm 方形扁平无引脚封装推荐电路板元件封装



[1] 单位: 毫米

[2] 上层 A、B、C、D 四个区域需要刷焊锡膏, 下层 E 区域无特别要求。

7 订购信息

表 7-1: 订购信息

订购编码	Flash	RAM	CPU 最大频率	封装	温度范围	SPQ ^[1]	包装 类型
SPC1185ZAPI56	512 KB	256 KB	240 MHz	QFN56 (6mm x 6mm)	工业级 -40°C ~ +125°C	4900	托盘

[1] SPQ = Standard Pack Quantity, 标准包装数。

7.1 订购编码规则

图 7-1: 订购编码规则

